

-- CONHECIMENTOS ESPECÍFICOS --

Julgue os próximos itens, a respeito de semicondutores.

- 51 Uma junção $p-n$ entra em equilíbrio quando o campo elétrico da região de depleção atinge um valor nulo e interrompe as correntes de deriva, ou seja, no equilíbrio, as correntes de deriva criadas pelo campo elétrico são canceladas, resultando na junção somente as correntes de difusão, criadas pelos gradientes de concentração.
- 52 Na ausência de um campo elétrico, os portadores de carga se movem da região de maior concentração para a região de menor concentração; esse movimento define uma corrente elétrica denominada corrente de difusão.
- 53 A energia da banda proibida é o valor mínimo de energia necessário para liberar um elétron de sua ligação covalente.
- 54 Os semicondutores do tipo silício puro são classificados como materiais de baixa resistividade e, portanto, excelentes condutores de corrente elétrica; por isso, formam a base da indústria de circuitos microeletrônicos.
- 55 A mobilidade de portadores em materiais semicondutores depende da intensidade do campo aplicado nos terminais do dispositivo, ou seja, quanto maior a intensidade do campo elétrico, menor será a mobilidade das cargas portadoras.

Com relação à operação dos MOSFET, julgue os itens a seguir.

- 56 Para que um transistor NMOS entre na região de saturação, é necessário que a tensão porta-dreno seja menor que o valor da tensão de limiar do dispositivo.
- 57 Em um transistor do tipo NMOS, à medida que aumenta a tensão elétrica na porta do dispositivo, ocorre o afastamento das cargas positivas, criando, assim, uma região de depleção no substrato, consequentemente, nessa região haverá um fluxo de corrente elétrica resultante do deslocamento de íons negativos da fonte para o dreno do dispositivo.
- 58 O efeito de segunda ordem denominado efeito de corpo ocorre quando se aplica, ao terminal da fonte do transistor NMOS, uma tensão maior que a tensão de substrato, o que leva a um aumento do número de íons negativos da camada de depleção, sendo necessária uma maior tensão de limiar para formar o canal.
- 59 Em tecnologia CMOS, dispositivos NMOS são fabricados em um substrato tipo n , ao passo que dispositivos PMOS são fabricados envolvidos em um poço tipo p .
- 60 Em um dispositivo MOSFET, quando a tensão aplicada entre os terminais porta-fonte é menor que a tensão limiar, os portadores de carga do dispositivo se movimentam de forma semelhante aos de um transistor bipolar.

Julgue os itens subsequentes, referente às técnicas de micro e nanofabricação.

- 61 A litografia por feixe de elétrons apresenta melhor resolução do que os processos clássicos de fotolitografia, por não ter limitações de difração óptica.
- 62 Na litografia ultravioleta extrema (EUVL), são emitidos, no substrato, feixes intensos de luz ultravioleta com comprimentos de ondas maiores e sem o emprego de máscaras, enquanto na litografia por feixe de elétrons (EBL), há o escaneamento de feixes de elétrons em máscaras reflexivas.
- 63 Fotolitografia é o processo que, para escrever em um material, utiliza luz ultravioleta, máscaras em escala nanométrica de diferentes materiais e polímeros resistentes a produtos químicos e sensíveis à luz, chamados de fotorresistes.
- 64 Quando um fotorresiste negativo é aplicado no processo de fabricação, as regiões expostas são removidas e as regiões não expostas permanecem; no caso do fotorresistente positivo, as regiões expostas permanecem e as regiões não expostas são removidas.

Acerca das técnicas de deposição de filmes finos, julgue os itens subsequentes.

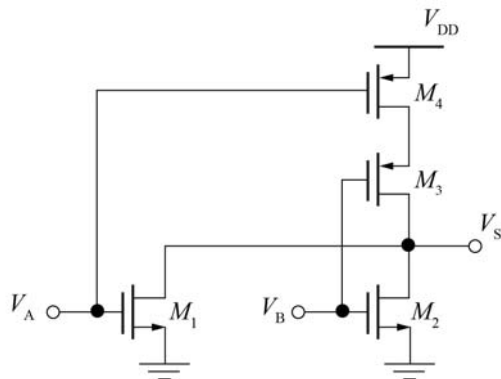
- 65 A deposição de camada atômica (ALD) é um processo que permite gerar filmes finos uniformes, no entanto, apresenta uma desvantagem com relação à precisão de espessura do material, difícil de replicar.
- 66 A pulverização catódica (*sputtering*) é um processo de deposição química de vapor (CVD) através de evaporação térmica.
- 67 As técnicas de deposição para filmes finos podem ser classificadas em deposição física de vapor (PVD) e deposição química de vapor (CVD).

Julgue os próximos itens, relativos às técnicas de corrosão úmida e a seco nos processos de fabricação de circuitos microeletrônicos.

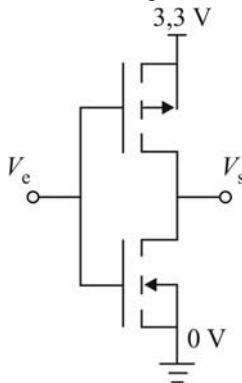
- 68 O processo de corrosão a seco é a combinação do bombardeamento vertical de partículas com a exposição do material por íons quimicamente ativos; esse processo é mais adequado na fabricação de estruturas manométricas do que o processo de gravação por corrosão úmida.
- 69 Corrosão é um processo de fabricação pelo qual um material é consumido seletivamente e de forma controlada.
- 70 A técnica de corrosão úmida possui uma vantagem com relação à corrosão a seco, pois é um processo isotrópico, que atua uniformemente em todas as direções.

Em relação a circuitos integrados em larga escala de fabricação (VLSI), julgue os itens que se seguem.

- 71 O diagrama a seguir ilustra uma configuração compatível com uma porta lógica NOR CMOS, com as entradas representadas por V_A e V_B a saída, pela tensão V_S .



- 72 O diagrama a seguir ilustra uma configuração compatível com uma porta lógica inversora CMOS, com a entrada representada por V_e e a saída, pela tensão V_s .



- 73 Em materiais semicondutores fabricados com silício, a mobilidade de elétrons é maior que a mobilidade das lacunas, por isso, na fabricação de circuitos de alto desempenho e baixo consumo, é empregada, predominantemente, a tecnologia que utiliza apenas transistores NMOS.
- 74 Nos circuitos CMOS, devido à diferença de mobilidade entre lacunas e elétrons em materiais semicondutores, os transistores NMOS usados em circuitos digitais têm aproximadamente o dobro do tamanho dos transistores PMOS.

Espaço livre

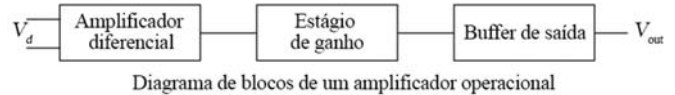


Diagrama de blocos de um amplificador operacional

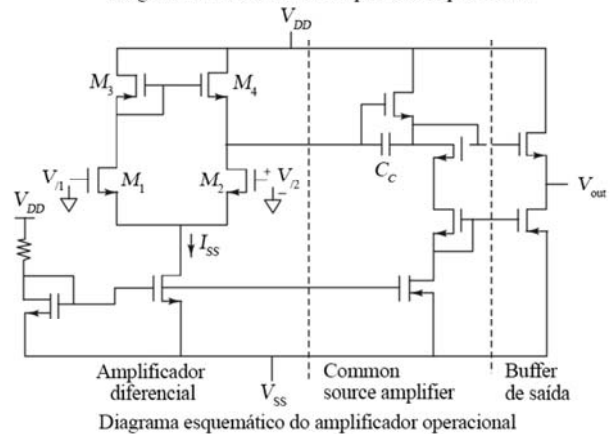
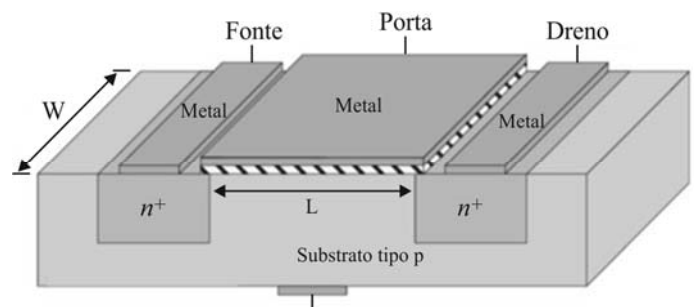


Diagrama esquemático do amplificador operacional

A partir dos diagramas de blocos e esquemático de um amplificador operacional, apresentados anteriormente, julgue os próximos itens.

- 75 No amplificador operacional CMOS mostrado, o amplificador diferencial deve fornecer a maior parte do ganho do sistema, enquanto o estágio de ganho em fonte comum serve principalmente para prover a compensação de frequência necessária; o *buffer* de saída é utilizado para equalizar as tensões de entrada diferencial sem amplificar o sinal.
- 76 No processo de *design* de um amplificador operacional CMOS, a seleção do tamanho dos dispositivos MOSFET e das correntes de polarização tem influência direta em parâmetros tais como ganho, CMRR, dissipação de potência, ruído e taxa de variação (*slew rate*). Esse processo é iterativo e requer ajustes baseados em simulações, em que aumentar o tamanho dos MOSFETs (aumentando W) com uma menor V_{GS} (tensão entre porta e fonte) pode melhorar o emparelhamento, aumentar o ganho e reduzir o ruído, porém, podendo resultar em uma área de *layout* maior e potencialmente em menor velocidade de operação.



Considerando a figura precedente, que ilustra a geometria de uma porta do tipo MOS, julgue os itens a seguir.

- 77 Na ilustração, a dimensão identificada por W corresponde à largura do canal do MOSFET.
- 78 A ilustração mostra a estrutura de um transistor PMOS do tipo depleção.
- 79 Nas regiões de dreno e fonte do MOSFET ilustrado, a dopagem é superior àquela aplicada ao substrato tipo p .
- 80 A resistência elétrica da camada dielétrica de óxido sob a porta metálica do MOSFET é inferior à resistência do canal semicondutor quando polarizado.

Julgue os itens que se seguem, em relação a projeto de sistemas e circuitos integrados com dispositivos de baixo consumo e alta eficiência energética e a aplicações em sistemas puramente digitais ou com sinais mistos.

- 81 Em projetos de sistemas VLSI de modo misto, a utilização de áreas de guarda (*guard rings*) e a separação física dos blocos analógicos e digitais visam minimizar a interferência indesejada, garantindo a integridade do sinal analógico e o desempenho adequado do sistema como um todo.
- 82 A tecnologia de semicondutor de óxido metálico complementar destaca-se no cenário de implementação de sinais mistos em tecnologia VLSI por sua capacidade de otimizar a densidade e a eficiência energética na esfera digital, bem como à sua versatilidade em fornecer um leque diversificado e adequado de componentes para a elaboração de projetos no espectro analógico.
- 83 Em sistemas CMOS VLSI, a integração de materiais piezoelétricos com avanços em nanotecnologia é realizada geralmente por meio de abordagens híbridas, em que os componentes são fabricados separadamente e depois combinados com o *chip* CMOS; isso assegura a eficiência e funcionalidade do conjunto, contribuindo significativamente para a sustentabilidade e autonomia energética desses dispositivos, sem comprometer as características individuais de cada tecnologia.
- 84 Nos circuitos integrados VLSI de modo misto que priorizam a eficiência energética e a minimização de consumo, a concepção de amplificadores diferenciais é invariavelmente orientada pelo uso exclusivo de transistores PMOS.
- 85 Para otimizar a eficiência dos circuitos analógicos e de modo misto, uma prática comum é utilizar trilhas estreitas de polissilício para rotas de sinais que carregam corrente, visando reduzir a capacitância parasita, mesmo que isso possa resultar em um aumento da resistência do circuito; essa abordagem é frequentemente empregada na indústria para melhorar o desempenho geral do circuito.
- 86 As abordagens de *design* para circuitos analógicos diferem significativamente das utilizadas em circuitos digitais, principalmente no que diz respeito à gestão de ruídos e variações de sinal; além disso, a integração de componentes analógicos em *designs* de modo misto requer considerações adicionais para assegurar a compatibilidade e o desempenho efetivo do circuito integrado como um todo.

Julgue os itens subsequentes, com relação a projeto, implementação, simulação em HDL, leiaute e verificação física de circuitos mistos.

- 87 As linguagens HDL, como VHDL e Verilog, em conjunto com extensões associadas podem ser úteis para a simulação de sistemas VLSI em modo misto, pois permitem a modelagem com precisão adequada tanto de componentes digitais quanto analógicos, facilitando a análise e verificação do *design* antes da fabricação física.
- 88 Na verificação física de sistemas VLSI em modo misto, a integridade do sinal e as considerações de ruído são menos críticas para circuitos analógicos que para circuitos digitais, tornando o roteamento e a disposição dos componentes analógicos menos importantes no processo de *design*.
- 89 Na implementação de um PLL (*phase-locked loop*) em modo misto usando Verilog HDL, é aconselhável utilizar o mesmo conjunto de primitivas e elementos de modelagem empregados para blocos digitais, como *flip-flops* e lógica combinacional, para garantir a coerência na representação do comportamento do sistema de controle de fase e frequência.

- 90 No projeto de um sistema VLSI em modo misto utilizando VHDL padrão, pode-se empregar a mesma metodologia de simulação para os componentes digitais e analógicos, uma vez que a linguagem oferece suporte uniforme para a simulação de ambos os tipos de circuitos sem necessidade de adaptações específicas para cada domínio.

Considerando as tecnologias de empacotamento de circuito integrado (CI), julgue os itens a seguir.

- 91 A tecnologia de empilhamento 3D de *chips* utilizando vias de silício oferece a possibilidade de solucionar problemas de interconexão, ao mesmo tempo em que possibilita o uso de funções integradas para melhoria de desempenho.
- 92 A tecnologia de interconexões *wire-bonding* é apropriada para uso em alta densidade de conexões, com mais de 200 I/Os por *chip*.
- 93 No que se refere ao atendimento do aumento de requisitos de frequência de operação e de demanda por maior número de interconexões internas, a capacidade de empacotamento de (CI) é ilimitada, devido à tecnologia de *wire-bonding* na periferia do componente.

Considerando o empacotamento BGA (*ball grid array*) na tecnologia de montagem superficial SMT, julgue os próximos itens.

- 94 Os pontos de contato elétricos têm a forma de pequenas esferas de solda dispostas em uma matriz na superfície inferior (parte inferior) do empacotamento, em vez de apenas na periferia, a fim de aumentar a área usada para as conexões.
- 95 O empacotamento do tipo CBGA é o de maior custo efetivo entre os tipos de empacotamento BGA e possui entre 300 e 600 contatos ou terminais de entrada e saída.

A respeito de empacotamento de circuitos integrados, julgue os seguintes itens.

- 96 *Ball bonding* é uma forma de ligação conhecida como termosônica, em que se combina compressão ultrassônica e termocompressão.
- 97 A técnica *stitch bonding* é utilizada em componentes de interconexão em que uma esfera de ouro é comprimida por capilaridade no receptáculo para estabelecer a ligação.
- 98 *Wire bonding* envolve uma pressão localizada precisamente entre o fio e uma região metalizada do circuito ou do terminal do empacotamento a ser soldado, sem aquecer excessivamente toda a estrutura.

Julgue os itens subsecutivos, a respeito da tecnologia de filme espesso e do processo de soldagem por refusão em circuitos com componentes SMD (*surface mounting devices*).

- 99 A tecnologia de filme espesso é uma forma de interligar componentes eletrônicos por meio da aplicação de pastas condutivas, resistivas e dielétricas, sobre um substrato cerâmico isolante por um processo serigráfico sequencial e seletivo.
- 100 O objetivo do processo de soldagem por refusão empregado em componentes SMD é fundir as partículas de solda, “molhar” as superfícies a serem unidas e solidificar a solda em uma junta, metalurgicamente, forte.

Com relação à tecnologia de empacotamento em módulos de *multi-chip* (MCM), julgue os itens seguintes.

- 101** Maior tempo de manufatura industrial e a impossibilidade de emprego simultâneo com várias tecnologias de substrato são desvantagens do MCM.
- 102** Apesar de oferecerem melhoras no desempenho, MCM não são capazes de reduzir o tamanho de um dispositivo.
- 103** Em um MCM, vários componentes são montados em substratos diferentes e conectados por meio de ligação de fita ou por ligação tipo *flip-chip*.
- 104** Um MCM é um empacotamento eletrônico que consiste em vários circuitos integrados montados em um único dispositivo.

Julgue o item a seguir, relativo a fundamentos de montagem de circuitos integrados.

- 105** O processo de montagem de circuitos integrados permite conectar eletricamente os *pads* de ligação do circuito integrado e os *pads* de ligação do receptáculo.

Considerando os conceitos de qualificação de produtos, julgue os itens a seguir.

- 106** A Casa da Qualidade é uma ferramenta utilizada na qualificação de produtos que, entre outras funções, busca transformar os requisitos de um projeto de produto nas especificações do produto.
- 107** O aumento da qualificação de um produto aumenta proporcionalmente o seu custo de produção.
- 108** Uma das características relacionadas à qualificação de um produto é a sua funcionalidade, que diz respeito ao tempo durante o qual o produto mantém seu desempenho, considerada a margem de tolerância.
- 109** A abordagem da qualificação baseada na manufatura define qualidade como um conjunto de características mensuráveis (tendendo a uma maior objetividade), requeridas pelo consumidor para sua satisfação (podendo variar de pessoa para pessoa).

Certo dispositivo eletrônico fabricado com estanho (Sn) puro possui espessura igual a 10 mm. A resistividade do estanho a 20 °C é igual a $10^{-6} \Omega \cdot m$, a mobilidade dos elétrons desse dispositivo é igual a $0,0005 \text{ m}^2/(\text{V} \cdot \text{s})$ e o coeficiente de temperatura da resistividade do silício é igual a $0,001 \text{ } ^\circ\text{C}^{-1}$.

Com base nas informações precedentes, julgue os próximos itens.

- 110** A velocidade de arraste no dispositivo, considerando-se a aplicação de um campo elétrico de 30 V/m, é igual a 15 mm/s.
- 111** A tensão Hall no dispositivo é igual a 10 μV para uma corrente de 25 A, com um campo magnético de 4 teslas imposto a uma direção perpendicular à corrente.
- 112** A condutividade elétrica do dispositivo eletrônico em questão é maior que a condutividade elétrica de um dispositivo com as mesmas características estruturais, fabricado com silício (Si).
- 113** A condutividade elétrica do material de construção do dispositivo em questão é maior que $2 \times 10^5 (\Omega \cdot m)^{-1}$.

Considerando os diferentes tipos de ensaio para a determinação da qualidade de produtos e dispositivos eletrônicos, julgue os itens subsequentes.

- 114** Ensaios de microscopia ótica são adequados para a determinação de possíveis defeitos existentes na estrutura de uma placa de circuito impresso.
- 115** Um dispositivo eletrônico submetido a um ensaio para determinação da sua proteção quanto a riscos de incêndios é considerado seguro quando ele não apresenta chama ao ser submetido a uma tensão de circuito aberto de 230 V (com 5% de tolerância) e corrente de curto-circuito igual a 5,75 A (com 5% de tolerância).
- 116** Para a acreditação de um produto eletrônico, são necessários ensaios mecânicos, térmicos e elétricos para a definição dos limites de funcionamento da placa de acordo com os fins aos quais ela foi destinada.
- 117** Em um ensaio de vida acelerado, um produto eletrônico é submetido a condições de operação acima das condições nominais e abaixo dos limites destrutivos do produto, por um tempo de duração preestabelecido.

Julgue os itens seguintes, em relação aos processos de recuperação de materiais críticos em eletrônica e à avaliação do ciclo de vida dos produtos eletrônicos.

- 118** Os fabricantes, importadores, distribuidores e comerciantes de produtos eletroeletrônicos e de seus componentes são responsáveis por implementar sistemas de logística reversa para coletar e destinar corretamente os resíduos gerados pelos produtos eletrônicos por eles negociados.
- 119** A biolixiviação, que consiste na interação de microrganismos específicos com metais, através de reações de oxirredução, é um processo aplicado para a recuperação de metais raros e preciosos presentes nos resíduos eletrônicos.
- 120** Uma das vantagens dos processos pirometalúrgicos para a recuperação de metais em dispositivos eletrônicos é o baixo valor da planta industrial utilizada.

Espaço livre